

PAT-NO: JP02004072592A
DOCUMENT-IDENTIFIER: JP 2004072592 A
TITLE: INDUCTIVE LOAD DRIVING DEVICE

PUBN-DATE: March 4, 2004

INVENTOR-INFORMATION:

NAME	COUNTRY
NAKAMURA, KOJI	N/A
YOSHIMURA, SATOSHI	N/A

ASSIGNEE-INFORMATION:

NAME	COUNTRY
DENSO CORP	N/A

APPL-NO: JP2002231433

APPL-DATE: August 8, 2002

INT-CL (IPC): H03 K 017/00 , H03 K 017/16 , H03 K 017/695

ABSTRACT:

PROBLEM TO BE SOLVED: To provide an inductive load driving device in which the physical frame of a capacitor constituting a π type filter is made small and which prevents a rise in a noise level in the case of driving two inductive loads independently of each other.

SOLUTION: A phase processing circuit 35 constituting the inductive load driving device outputs two PWM signals that are respectively outputted to two FETs 23A and 23B in accordance with an input of a driving command signal from an engine ECU 32 in a state where the start timing of the fall of one signal is made to coincide with the end timing of the rise of the other signal.

COPYRIGHT: (C)2004, JPO

DERWENT- 2000-197165

ACC-NO:

DERWENT- 200474

WEEK:

COPYRIGHT 2007 DERWENT INFORMATION LTD

TITLE: Priority control method for automobile auxiliary electrical loads e.g. seat heating elements, electric windows, air-conditioning and central locking devices, has loads divided into priority groups and operated via control algorithms

INVENTOR: BAEKER, B; RECH, B

PATENT-ASSIGNEE: VOLKSWAGEN AG[VOLS]

PRIORITY-DATA: 1998DE-1038248 (August 22, 1998)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE	PAGES	MAIN-IPC
DE 59910715 G	November 11, 2004	N/A	000	B60R 016/02
EP 982194 A2	March 1, 2000	G	012	B60R 016/02
DE 19838248 A1	March 2, 2000	N/A	000	N/A
EP 982194 B1	October 6, 2004	G	000	B60R 016/02

**DESIGNATED-
STATES:** AL AT BE CH CY DE DK ES FI FR GB GR IE IT LI LT LU LV MC MK
NL PT RO SE SI AT BE CH CY DE DK ES FI FR GB GR IE IT LI LU
MC NL PT SE

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO	APPL-DATE
DE 59910715G	N/A		1999DE-0510715 July 21, 1999
DE 59910715G	N/A		1999EP-0114186 July 21, 1999
DE 59910715G	Based on	EP 982194	N/A
EP 982194A2	N/A		1999EP-0114186 July 21, 1999
DE 19838248A1	N/A		1998DE-1038248 August 22, 1998
EP 982194B1	N/A		1999EP-0114186 July 21, 1999

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2004-72592

(P2004-72592A)

(43) 公開日 平成16年3月4日(2004.3.4)

(51) Int.Cl.⁷

H03K 17/00

F 1

H03K 17/00

テーマコード(参考)

H03K 17/16

H03K 17/16

5J055

H03K 17/695

H03K 17/687

L

H

B

審査請求 未請求 請求項の数 2 O L (全 8 頁)

(21) 出願番号

特願2002-231433(P2002-231433)

(22) 出願日

平成14年8月8日(2002.8.8)

(71) 出願人

000004260

株式会社デンソー

愛知県刈谷市昭和町1丁目1番地

100071135

弁理士 佐藤 強

中村 晃司

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

(72) 発明者

吉村 聰史

愛知県刈谷市昭和町1丁目1番地 株式会
社デンソー内

(72) 発明者

F ターム(参考) 5J055 AX25 BX16 CX20 DX22 DX55
DX72 DX73 DX83 EX02 EY01
EY05 EY10 EY12 EY21 EZ10
EZ14 EZ23 FX18 FX19 FX38
GX01 GX02 GX04 GX05 GX06

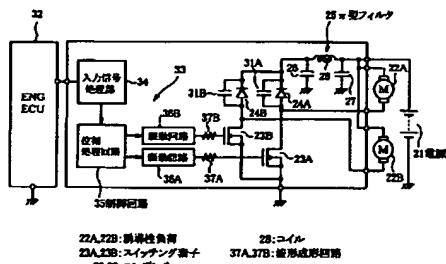
(54) 【発明の名称】誘導性負荷駆動装置

(57) 【要約】

【課題】2つの誘導性負荷を夫々独立に駆動する場合に、△型フィルタを構成するコンデンサの体格を小さくすると共に、ノイズレベルの上昇を防止することができる誘導性負荷駆動装置を提供する。

【解決手段】誘導性負荷駆動装置を構成する位相処理回路35は、エンジンECU32からの駆動指令信号の入力に応じて2つのFET23A, 23Bに夫々出力する2つのPWM信号について、一方の信号の立下り開始タイミングと、他方の信号の立上がり終了タイミングとを一致させた状態で出力する。

【選択図】 図1



【特許請求の範囲】**【請求項 1】**

電源に接続された 2 つの誘導性負荷を、パルス幅変調制御方式により夫々独立して駆動する誘導性負荷駆動装置において、

2 つの誘導性負荷に対して夫々直列に接続され、オン状態となることで当該誘導性負荷を通電させる 2 つのスイッチング素子と、

これら 2 つのスイッチング素子がオフ状態となった場合に電源側に流れる回生電流の経路に配置され、コイル及びコンデンサで構成される π 型フィルタと、

駆動指令信号の入力に応じて前記 2 つのスイッチング素子に夫々出力する 2 つのパルス幅変調信号について、少なくとも一方の信号の立下り開始タイミングと、他方の信号の立上がり終了タイミングとを一致させた状態で出力する制御回路とで構成されることを特徴とする誘導性負荷駆動装置。 10

【請求項 2】

前記パルス幅変調信号の信号波形を、台形波状に成形するための波形成形回路を備えてなることを特徴とする請求項 1 記載の誘導性負荷駆動装置。

【発明の詳細な説明】**【0001】****【発明の属する技術分野】**

本発明は、電源に接続された 2 つの誘導性負荷を、パルス幅変調制御方式により夫々独立して駆動する誘導性負荷駆動装置に関する。 20

【0002】**【従来の技術】**

PWM (パルス幅変調) 制御信号によって複数の負荷を並行して駆動する場合の問題を解決する技術としては、様々なものが提案されている。例えば、特開 2002-43910 公報には、2 つの負荷を同時に駆動する場合に、少なくとも一方の PWM 制御信号の立下りと他方の PWM 制御信号の立上がりとのタイミングを一致させることで負荷電流の増加と減少とを相殺し、その変化率を小さくする技術が開示されている。

即ち、2 つの負荷を同時に通電して駆動すれば、その時電源電流は大きく変化するため、両者の通電位相をずらすことでの変化率を小さくすることは周知の技術である。

【0003】

ところで、従来技術における実施例では負荷として車両用のヘッドライトを用いているが、そのような負荷に限ることなくモータなどを用いても良いとの記載がある。しかしながら、ヘッドライトは抵抗性の負荷であるのに対してモータは巻線を有する誘導性の負荷である。そして、FETなどのスイッチング素子によって抵抗負荷のヘッドライトをスイッチングした場合、バッテリの電流波形は矩形波状に変化する。それに対して、誘導負荷のモータをスイッチングする場合、回生電流を電源側に戻す必要があり、そのような回路構成を採用すると電流波形は正弦波状に大きく変化する。 30

【0004】

図 7 は、特開 2002-43910 公報に開示されている技術をモータに適用した場合を想定した構成例を示す。バッテリ 1 とグランドとの間には、モータ 2A 及び MOSFET 3A、モータ 2B 及び MOSFET 3B の直列回路が並列接続されている。FET 3A、3B のドレインは、順方向のダイオード 4A、4B 及び π 型フィルタ 5 を介してバッテリ 1 に接続されている。 40

【0005】

ダイオード 4A、4B は、FET 3A、3B がオンからオフに切替わった場合に流れる遅れ電流をバッテリ 1 側に回生させるものである。また、コンデンサ 6、7 とコイル 8 とで構成される π 型フィルタ 5 は、回生電流を吸収して電源を平滑させる目的で配置したものである。尚、ダイオード 4A、4B 及び π 型フィルタ 5 に相当するものは、ヘッドライトを負荷とした特開 2002-43910 公報の実施例には開示されていない。

【0006】

制御 I C 9 が output する PWM 制御信号は、駆動回路 10 A, 10 B を介して FET 3 A, 3 B のゲートに出力される。FET 3 がオンすると、バッテリ 1 からモータ 2, FET 3, グランドの経路で電流が流れモータ 2 が通電される。そして、FET 3 がオフすると、遅れ電流がダイオード 4 及び π 型フィルタ 5 を介してバッテリ 1 側に回生される。この時回生電流は、 π 型フィルタ 5 のコンデンサ 6 によって平滑される。逆側のコンデンサ 7 は、バッテリ 1 の電源平滑用として配置されている。

【0007】

この場合に流れる回生電流は比較的大きいため、電流吸収用のコンデンサ 6 にもそれに応じた体格が要求される。従って、コンデンサ 6 になるべく小型のものを使用するためには、回生電流のピークを抑える必要がある。

10

【0008】

【発明が解決しようとする課題】

図 8 は、図 7 に示す回路において FET 3 A, 3 B を駆動する 2 つの PWM 制御信号の位相を変化させた場合において、バッテリ 1 の正側端子で観測される電源電流波形の変化を示すものである。但し、駆動信号波形は矩形波に近い。

【0009】

図 8 (a) に示すように、PWM 制御信号 (A), (B) が同相で出力されると、モータ 2 A, 2 B が同時に通電されるため、電源電流のリップルは極めて大きくなる。従って、モータ 2 A, 2 B が同時に通電されることがないように PWM 制御信号 (A), (B) の位相をずらして、図 8 (b) に示すように両者が完全に逐一的に通電されるようにすれば、電源電流の振幅は小さくなる。

20

【0010】

ところが、このように両者が交互にオンするようになると、電源電流の周波数は 2 倍となってその周波数成分のノイズが新たに発生するため、トータルでのノイズレベルは上昇してしまう。

【0011】

そして、特開 2002-43910 公報に開示されている特徴的な通電位相は図 8 (a), (b) の間にあり、上述したように、台形波状の信号について、一方の信号の立上がり開始タイミングと他方の信号の立下がりタイミングとが一致するようにした点にある（図 9 参照）。この通電タイミングは、電源電流の変化量を極力小さくすることを目的として設定されており、その目的の達成に関しては問題ない。

30

【0012】

しかしながら、図 9 に示す通電タイミングでは、FET 3 A, 3 B が同時にターンオン、ターンオフするようになっており、その期間において電流波形に歪が生じてしまうため、やはりノイズレベルが上昇するという問題がある。

【0013】

本発明は上記事情に鑑みてなされたものであり、その目的は、2 つの誘導性負荷を夫々独立に駆動する場合に、 π 型フィルタを構成するコンデンサの体格を小さくすると共に、ノイズレベルの上昇を防止することができる誘導性負荷駆動装置を提供することにある。

40

【0014】

【課題を解決するための手段】

請求項 1 記載の誘導性負荷駆動装置によれば、制御回路は、駆動指令信号の入力に応じて 2 つのスイッチング素子に夫々出力する 2 つのパルス幅変調信号について、少なくとも一方の信号の立下り開始タイミングと、他方の信号の立上がり終了タイミングとを一致させた状態で出力する。

【0015】

即ち、2 つのパルス幅変調信号の位相関係がこのようになると、例えば一方の信号側のスイッチング素子がターンオフを開始する場合には、他方の信号側のスイッチング素子のターンオンは完全に終了していることになるので、2 つのスイッチング素子が同時にスイッチングされることはない。従って、電源電流のリップルを抑制し、 π 型フィルタを構成す

50

るコンデンサの体格を小さくすることを可能とした上で、ノイズの発生を抑制することができる。

【0016】

請求項2記載の誘導性負荷駆動装置によれば、波形成形回路は、パルス幅変調信号の信号波形を台形波状に成形する。即ち、搬送波周波数が高い場合は、パルス幅変調信号を出力することだけでもノイズの発生原因となってしまうが、信号波形を台形波状に成形すれば、信号の立上がりと立下りが緩やかになり、ノイズの発生を抑制することができる。

【0017】

また、信号波形を台形波状に成形することで、スイッチング素子のターンオン時間、ターンオフ時間はより長くなる傾向を示すが、請求項1の発明を適用することで、過渡的なスイッチング期間の重なりを回避することが可能となる。従って、総じてノイズ低減効果を向上させることができる。
10

【0018】

【発明の実施の形態】

以下、本発明を、車両用エンジンのラジエータ及びエアコンディショナのコンデンサを冷却する冷却ファンを駆動する装置に適用した場合の一実施例について図1乃至図5を参照して説明する。電気的構成を示す図1において、基本的な部分は、図7に示すものと同様である。

【0019】

即ち、バッテリ(電源)21とグランドとの間には、モータ(誘導性負荷)22A及びパワーMOSFET(スイッチング素子)23A、モータ22B及びパワーMOSFET23Bの直列回路が並列接続されている。FET23A、23Bのドレインは、順方向のダイオード24A、24B及びπ型フィルタ25を介してバッテリ21に接続されている。π型フィルタ25は、コンデンサ26及び27並びにコイル28によって構成されている。例えば、ダイオード24の両端には、ノイズ除去用のコンデンサ31が並列に接続されている。
20

【0020】

エンジンECU(Electronic Control Unit)32は、車両のエンジン制御を行うものであり、マイクロコンピュータを中心として構成されている。エンジンECU32が出力する駆動制御信号は、制御回路部33の入力信号処理部34に与えられている。エンジンECU32は、駆動制御信号を例えば搬送波周波数が100Hz程度である低速PWM信号として出力する。入力信号処理部34は、その比較的低速なPWM信号を一旦F/V変換して位相処理回路(制御回路)35に出力する。
30

【0021】

位相処理回路35は、図2に示すように、搬送波信号出力部35a、移相部35b、PWM信号生成部35cによって構成されている。搬送波信号出力部35aは、PWM制御を行うための搬送波信号(例えば、鋸歯状波、周波数19kHz)を生成して2系統に出力する。移相部35bは、その内の一系統の信号を移相させる回路であり、2つのコンペレータで構成されるPWM信号生成部35cは、それら2つの位相が異なる搬送波信号と入力信号処理部34より出力される信号のレベルとを比較することでPWM信号を生成する。そのPWM信号は、駆動回路36A、36B及び抵抗37A、37B(波形成形回路)を介してFET23A、23Bのゲートに出力される。
40

【0022】

次に、本実施例の作用について図3乃至図5をも参照して説明する。FET23がオンオフする場合、モータ22に電流が流れる経路については、図7に示すものと同様である。即ち、FET23がオンすると、バッテリ21からモータ22、FET23、グランドの経路で電流が流れモータ22が通電される。そして、FET23がオフすると、回生電流がダイオード24及びπ型フィルタ25を介してバッテリ21側に回生される。その回生電流は、π型フィルタ25のコンデンサ26によって平滑される。

【0023】

この場合、位相処理回路35がFET23A, 23Bに出力するゲート信号は、信号線に直列に介挿された抵抗37A, 37Bによって台形波状に成形され、一方が移相されることによって図3に示す位相関係を有している。即ち、信号(B)の立下り開始タイミングと、信号(A)の立上がり終了タイミングとが一致する関係にある。

【0024】

両信号の位相関係がこのようになると、FET23Bがターンオフを開始する場合、FET23Aのターンオンは完全に終了していることになる。従って、2つのFET23A, 23Bが同時にスイッチングされることなく、ノイズの発生を抑制することができる。

【0025】

また、図3に示す波形では、基本的にはFET23A, 23Bが交互にオンするので電源電流リップルの振幅を小さく抑えており、また、FET23A, 23Bが同時にオフする期間が両者のオンオフの切替わり毎に発生しないので、リップル周波数の2倍成分が発生することを抑止している。更に、これらの条件を満たした上で、信号(A), (B)は、FET23A, 23Bの一方がオンしている場合に他方がオフしている期間を極力長く確保するような位相関係となっている。このことは、π型フィルタ25のコンデンサ26に流れる回生電流を減少させる効果がある。

10

【0026】

即ち、一方がオン、他方がオフの期間においては、オフ側のモータ22・一個分の回生電流がコンデンサ26に流れようとするが、それと同時にオン側のモータ22に電流が供給されるため、コンデンサ26は若干放電される。従って、両者が相殺されることで、トータルでコンデンサ26に流れる回生電流は減少することになる。

20

【0027】

図4は、PWM信号(A), (B)の位相関係を変化させた場合に、電源電流波形に生じるリップルの状態をオシロスコープで観測した一例を示すものである。図4(a)では、PWM信号(A), (B)のオンオフが時間的に完全に独立している場合であり、そのオンオフの切替わりにおいて電源電流波形に大きな波形歪が生じている。図4(b)は、(A)側のターンオフと(B)側のターンオンとが一部重なる位相関係となった場合であり、図4(c)は、本実施例の図2に示す位相関係の場合である。図4(a)から図4(c)にかけて、オフ、オンの切替わり時点における波形歪が小さくなっていることが確認できる。

30

【0028】

また、図5は、図9に示す従来技術の位相関係を有するPWM信号と、本実施例における位相関係を有するPWM信号とでモータを駆動した場合におけるπ型フィルタ25のコンデンサ26に流れる電流の実効値を比較したものである。ここで言う従来技術とは位相制御を行わない場合、即ち、2つのモータを同一位相関係でPWM制御する場合のことである。測定条件として、電源電圧15.1V、負荷200W×2、PWM周波数19kHzとして、PWMデューティを30%～70%まで10%毎に変化させて測定した。この図から明らかのように、本実施例における制御方式は、従来技術に比較して何れのデューティにおいても電流実効値が低くなっている。

40

【0029】

尚、2つのPWM信号のデューティ比が50%付近であれば、双方の信号について交互に立下り開始タイミングと立上がり終了タイミングとを一致させた状態で出力することが可能である。

【0030】

以上のように本実施例によれば、位相処理回路35は、エンジンECU32からの駆動指令信号の入力に応じて2つのFET23A, 23Bに夫々出力する2つのPWM信号について、一方の信号の立下り開始タイミングと、他方の信号の立上がり終了タイミングとを一致させた状態で出力するようにしたので、電源電流のリップルを抑制し且つ波形歪を抑制し、π型フィルタ25を構成するコンデンサ26の体格を小さくすることを可能とした上で、ノイズの発生を抑制することができる。

50

【0031】

そして、波形成形回路たる抵抗37は、PWM信号の信号波形を台形波状に成形するので、信号の立上がりと立下りが緩やかになりノイズの発生を抑制することができる。また、この場合、FET23のターンオン時間、ターンオフ時間はより長くなる傾向を示すが、位相処理回路35の作用により、過渡的なスイッチング期間の重なりを回避することができる。

【0032】

本発明は、上記し且つ図面に記載した実施例にのみ限定されるものではなく、以下のような変形または拡張が可能である。

例えば、駆動回路をプッシュプル出力として電源側とグランド側とに配置する抵抗比を変化させることで、図6に示すように、PWM信号の台形波の立上がり時間と立下り時間が異なるような波形を出力しても良い。
10

また、PWM信号は台形波に限ることなく、許容されるノイズレベルとの関係によっては略矩形波となる波形であっても良い。

スイッチング素子は、パワーMOSFETに限ることなく、その他、パワートランジスタやIGBTなどであっても良い。また、ハイサイドスイッチとして接続されるものでも良い。

車両用エンジンの冷却ファンを駆動する装置に限ることなく、2つの誘導性負荷をパルス幅変調制御方式により夫々独立して駆動する誘導性負荷駆動装置であれば広く適用することができる。
20

【図面の簡単な説明】

【図1】本発明を車両用エンジンの冷却ファンを駆動する装置に適用した場合の一実施例であり、誘導性負荷駆動装置の電気的構成を示す図

【図2】位相処理回路の内部構成を示す機能ブロック図

【図3】2つのFETにゲート信号として出力されるPWM信号の位相関係を示す図

【図4】PWM信号(A)、(B)の位相関係を変化させた場合に、電源電流波形に生じる波形歪の状態をオシロスコープで観測した状態を示す図

【図5】従来技術の位相関係を有するPWM信号と、本実施例における位相関係を有するPWM信号とでモータを駆動した場合におけるπ型フィルタのコンデンサに流れる電流の実効値を示す図
30

【図6】変形例を示す図2相当図

【図7】従来技術を示す図1相当図

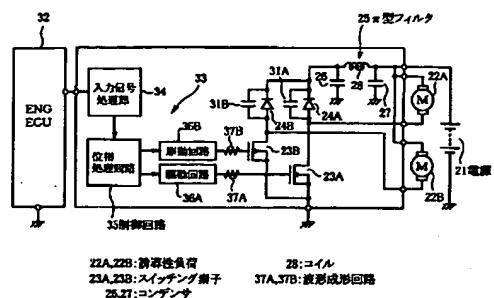
【図8】2つのPWM信号の位相関係を変化させた場合の図4相当図

【図9】特開2002-43910公報に開示されている特徴的な通電位相波形を示す図

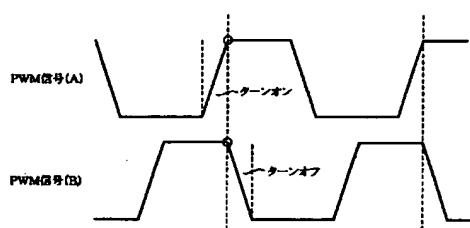
【符号の説明】

21はバッテリ(電源)、22A及び22Bはモータ(誘導性負荷)、23A及び23BはパワーMOSFET(スイッチング素子)、25はπ型フィルタ、26及び27はコンデンサ、28はコイル、35は位相処理回路(制御回路)、37A及び37Bは抵抗(波形成形回路)を示す。

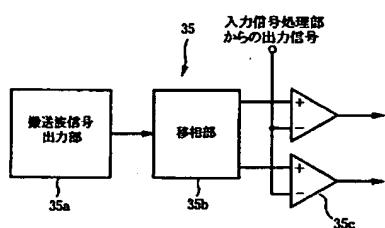
【図 1】



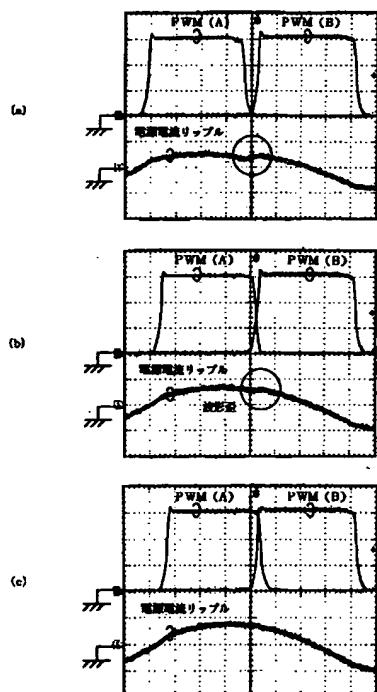
【図 3】



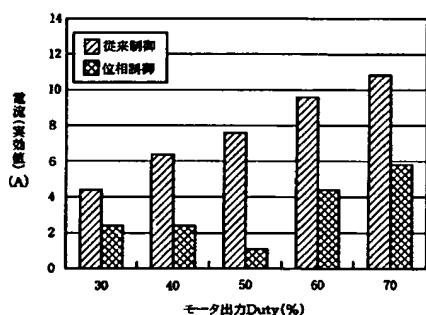
【図 2】



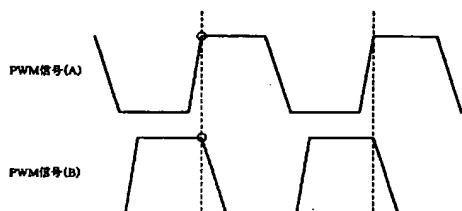
【図 4】



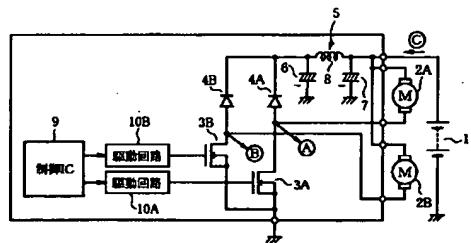
【図 5】



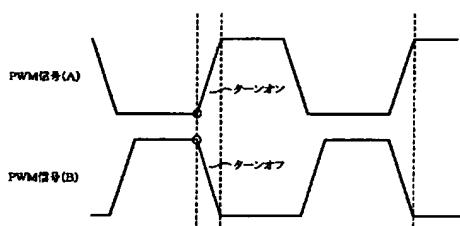
【図 6】



【図 7】



【図 9】



【図 8】

